

Лабораторна робота № 22

ЛОГІЧНІ ЕЛЕМЕНТИ

Комбінаційними логічними елементами (ЛЕ) називають функціональні вузли електронної техніки, реалізуючі функції алгебри логіки так, що стан із виходів однозначно визначається комбінацією вхідних сигналів і не залежить від попереднього стану даного елемента.

З точки зору схемотехніки ЛЕ описуються двома множинами параметрів і характеристик: логічними і електричними. До логічних елементів відносять реалізовану ЛЕ функцію алгебри логіки, рівні нуля і одиниці на вході U_1^0 і U_1^1 і на виході U_2^0 і U_2^1 ЛЕ, тривалість затримки розповсюдження сигналу $t_{з,р}$, тривалості фронту наростання t_{ϕ}^{01} і спаду t_{ϕ}^{10} вихідного сигналу. До електричних характеристик ЛЕ відносять сім'ї вхідних, передатних і вихідних характеристик з урахуванням впливу напруги джерела живлення і температури, а також енергетичні параметри ЛЕ: споживану енергію в стані “логічного 0” і “логічної 1” на виході. Дана робота посвячена дослідженню ЛЕ Шеффера, виконаного на базі ТТЛ – технології (155ЛА3), КМДН – технології (176ЛА7), ЛЕ Пірса на базі КМДН – технології (176ЛЕ5), а також ЛЕ двоступеневої логіки І-АБО-НЕ (155ЛРІ).

Мета роботи – ознайомитись з логікою функціонування ЛЕ типу “І-НЕ”, “АБО-НЕ”, “І-АБО-НЕ”; дослідити статичні характеристики ЛЕ: вхідні, передаточні і вихідні; виміряти динамічні параметри ЛЕ.

Опис досліджуваної схеми

В лабораторну установку входять лабораторний стенд зі змінним модулем ЛЕ, генератор імпульсів Г5-54, мультиметр і осцилограф С1-55. ЛЕ: *DD1* - К155ЛА3, *DD2* – К176ЛА7, *DD3* - К155ЛР1, *DD4* - К176ЛЕ5 (рис. 22.1). Підключення ЛЕ до джерела живлення +5 В, до шини вхідного сигналу, який подається на гніздо *XW1*, і до загальної вихідної шини, зв'язаної з вихідним роз'ємом *XW2*, здійснюється перемикачами *DD1* - *S1*, *DD2* - *S2*, *DD3* - *S3*, *DD4* - *S4*.

Примітка. Щоб уникнути перевантаження елементів і вихід їх із ладу, не можна одночасно підключати до джерела живлення і сигнальним шинам більше одного ЛЕ. Перед початком роботи потрібно впевнитись, що всі ЛЕ відключені.

Статичні вхідні характеристики ЛЕ, які виконані на основі ТТЛ-технології (К155ЛА3, К155ЛРІ), вимірюють за допомогою генератора пилкоподібної напруги ЛЗ0.

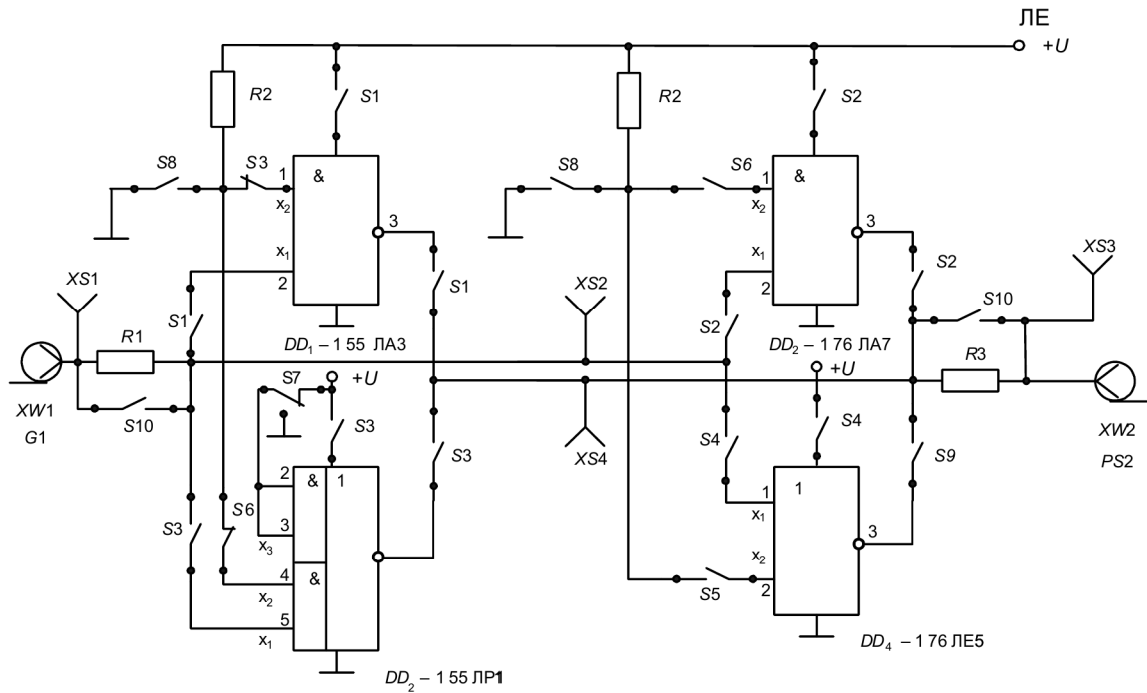


Рис. 22.1

Лінійно зростаюча напруга подається до гнізда $XW1$ і через резистор $R1 = 100 \text{ Ом}$ та контакти перемикача $S1(S3)$ – на вхід ЛЕ $DD1(DD3)$. При цьому перемикач $S10$ повинен бути розімкненим. Регулюванням амплітуди пілкоподібного сигналу і його постійної складової необхідно забезпечити зміну вхідної напруги ЛЕ (гніздо $XS2$) в межах $0 \dots +5\text{В}$. При цьому на резисторі $R1$ виділяється напруга $U_{R1} = I_{\text{вх}} R1$, пропорційна вхідному струму ЛЕ.

Співставляючи діаграми напруги на опорі $R1$ і на вході ЛЕ, можна побудувати залежність $I_{\text{вх}} = f(U_{\text{вх}})$.

Осцилограма напруги на резисторі $R1$ може бути отримана при підключенні осцилографа до гнізд $XS1-XS2$ за умови, що осцилограф не заземлений по другому каналу чи через клему на корпусі.

Вхідна характеристика ЛЕ може бути виміряна на постійному струмі за допомогою мультиметра, для чого на вхід через гніздо $XW1$ від генератора подається регульована постійна складова сигналу. Мультиметром виміряють пари значень напруг на резисторі $R1$ ($XS1-XS2$) і на вході ЛЕ ($XS2-1$). За результатами вимірювань обчислюють вхідний струм $I_{\text{вх}}$ і будують вхідну характеристику. Вигляд вхідної характеристики ЛЕ залежить від потенціалу на другому вході X_2 , який встановлюється перемикачами $S5 \div S8$ для відповідних ЛЕ.

При вимірюванні динамічних параметрів ЛЕ резистори $R1$ і $R3$ повинні

бути закорочені перемикачем S_{10} . Імпульс прямокутної форми через роз'єм $XW1$ подається на один вхід ЛЕ, а з його виходу через роз'єм $XW2$ - на вхід осцилографа. На другий вхід осцилографа потрібно подати вхідний сигнал з гнізда $XS2$ чи $XS1$.

За передачею прямокутного імпульсу через ЛЕ перевіряється логіка функціонування ЛЕ, для чого з допомогою перемикачів $S5 \div S8$ на інші входи ЛЕ подаються одиничні або нульові рівні сигналу. Для подачі на вхід ЛЕ "логічного 0" цей вхід заземляють, а одиничний рівень вхідного сигналу задають підключенням входу ЛЕ до джерела живлення через резистор $R2$.

Робоче завдання

1. Зняти і побудувати вхідну характеристику ЛЕ $DD1(DD3)$ для нульової і одиничної напруг на другому вході ЛЕ.
2. Проосцилографувати вхідні характеристики $DD1(DD3)$, подаючи на вхід ЛЕ імпульси пилкоподібної форми.
3. Зняти і побудувати статичні вхідні характеристики ЛЕ $DD1, DD2, DD3, DD4$ для нульового і одиничного рівнів вхідних сигналів.
4. Зняти і побудувати передаточні характеристики ЛЕ $DD1, DD2, DD3, DD4$ $U_{\text{вих}} = f(U_{\text{вх}})$ при нульовому і одиничному рівнях на другому вході.
5. Виміряти динамічні параметри ЛЕ $t_{\phi}^{01}, t_{\phi}^{10}, t_{\text{зт.р}}$ при подачі на вхід прямокутних імпульсів.

Контрольні запитання

1. Поясніть характер вхідних характеристик ЛЕ ТТЛ - типу.
2. Поясніть залежність вхідної характеристики ЛЕ від логічного рівня на другому його вході.
3. Сформулюйте основні закони алгебри логіки.
4. Поясніть основні методи мінімізації логічних функцій.
5. Поясніть різницю між комбінаційними і послідовністними логічними пристроями.

Методичні вказівки

Загальна характеристика цифрових інтегральних мікросхем і їх параметри

Цифрові інтегральні мікросхеми (ЦІМС) призначені для перетворення і обробки дискретних сигналів. Основа для їх побудови – електронні ключі, які можуть знаходитись в одному із двох станів і їх дія полягає в переході із одного стану в другий під дією вхідних сигналів. Одному із двох станів ключа відповідає одне із двох фіксованих значень вихідної електричної величини (наприклад, високий або низький потенціал, наявність або

відсутність імпульсу). Так як ці величини можуть приймати два дискретних значення, вони будуть двійковими змінними.

Цифрові інтегральні мікросхеми випускають серіями, до складу кожної з яких входять мікросхеми, які мають єдине конструктивно-технологічне виконання, але які відносяться до різних підгруп і видів.

В залежності від схемотехнічної реалізації інтегральні логічні елементи (ІЛЕ) діляться на наступні типи: транзисторної логіки (ТЛ), діодно-транзисторної логіки (ДТЛ), транзисторно-транзисторної логіки (ТТЛ), транзисторної логіки на МОН- транзисторах (МОН ТЛ, КМОН ТЛ), емітерно-зв'язаної логіки (ЕЗЛ), інтегральної інжекційної логіки (І²Л).

Параметри ЦІМС підрозділяють на статичні і динамічні.

До статичних параметрів відносяться:

- вхідна $U_{\text{вх}}^0$ і вихідна $U_{\text{вих}}^0$ напруга “логічного 0”;
- вхідна $U_{\text{вх}}^1$ і вихідна $U_{\text{вих}}^1$ напруга “логічної 1”;
- вхідний $I_{\text{вх}}^0$ і вихідний $I_{\text{вих}}^0$ струми “логічного 0”;
- вхідний $I_{\text{вх}}^1$ і вихідний $I_{\text{вих}}^1$ струми “логічної 1”;
- коефіцієнт розгалуження за виходом $K_{\text{роз}}$, тобто максимальна кількість одиничних навантажень, які можна одночасно підключити до виходу мікросхеми (одиничне навантаження – один вхід основного логічного елемента даної серії інтегральних мікросхем);
- коефіцієнт об'єднання за входом $K_{\text{об}}$, який визначає число входів мікросхеми, по яким реалізується логічна функція;
- допустима напруга статичної завади $U_{\text{зав.стат}}$, яка характеризує статичну завододостійкість мікросхеми, тобто, її здатність протистояти дії заважаючого сигналу, тривалість якого перевищує час переключення мікросхеми;
- середня споживана потужність

$$P_{\text{спож.ср}} = 0,5 \left(P_{\text{спож}}^0 + P_{\text{спож}}^1 \right),$$

де $P_{\text{спож}}^0$, $P_{\text{спож}}^1$ – потужність, що споживається мікросхемою в стані відповідно “логічного 0” і “логічної 1”.

Статичні параметри визначають за допомогою статичних характеристик, які знімають при повільних змінах струмів і напруг, що дозволяє нехтувати перехідними процесами в ІЛЕ. До статичних характеристик відносяться передатна $U_{\text{вих}} = f(U_{\text{вх}})$ при $I_{\text{вих}} = 0$, зворотного зв'язку $U_{\text{вх}} = f(U_{\text{вих}})$ при $I_{\text{вх}} = 0$, вхідна $I_{\text{вх}} = f(U_{\text{вх}})$ при $I_{\text{вих}} = 0$ і вихідна $I_{\text{вих}} = f(U_{\text{вих}})$ при $I_{\text{вх}} = 0$. Друга із названих характеристик практично не використовується, тому що сигнал, який поступає із виходу ІЛЕ на його вхід, дуже малий.

На рис. 22.2, а показана передатна характеристика інвертуючих ІЛЕ (наприклад, І-НЕ, АБО-НЕ) в допущенні, що їх характеристики ідентичні. В дійсності ж спостерігається розкид указаних характеристик як за рахунок розкиду параметрів компонентів, які входять до складу ІЛЕ, так і за рахунок різності режимів окремих елементів. Тому передатна характеристика для деякої сукупності однотипних елементів уявляє собою не одну криву, а деяку область, відокремлену зверху і знизу двома граничними кривими (рис. 22.2, б).

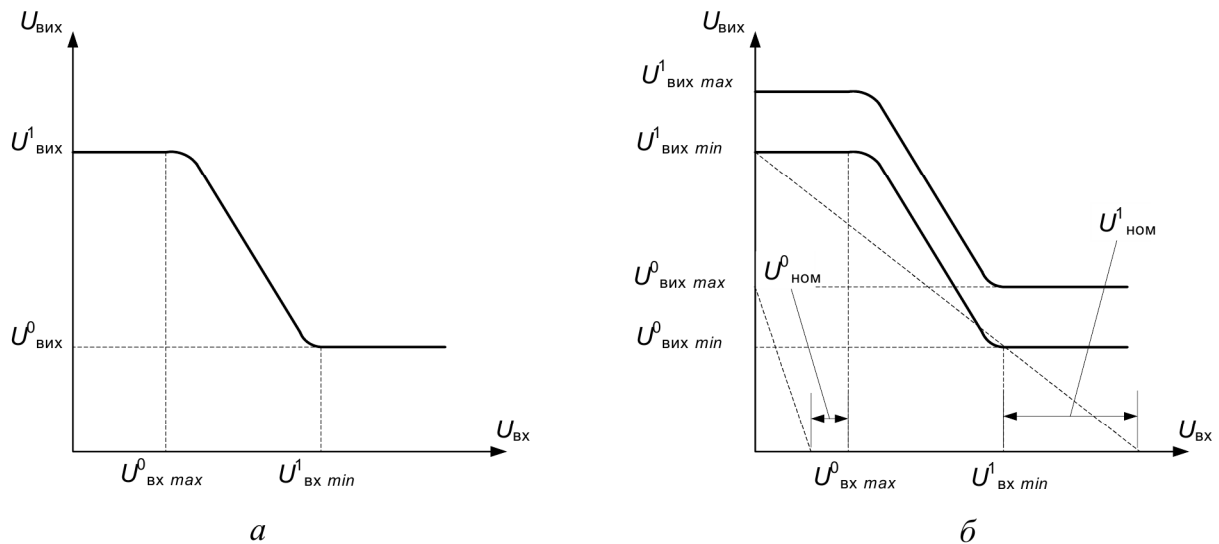


Рис. 22.2

При цьому $U_{\text{вих max}}^1$ і $U_{\text{вих min}}^1$ – максимальний і мінімальний рівні вихідного сигналу, які є хоча би у одного із елементів даного типу.

Аналогічно розглядаються $U_{\text{вих min}}^0$ і $U_{\text{вих max}}^0$.

На цьому ж графіку точками відмічені рівні вхідних сигналів:

$U_{\text{вих max}}^0$ - це такий рівень, при якому ні один із елементів даного типу не перемикається із одиниці в нуль;

$U_{\text{вих min}}^1$ – рівень вхідного сигналу, при якому на виході любого елемента даного типу зберігається сигнал нуль. По цій характеристиці можна визначити запаси завадостійкості ІЛЕ, для чого достатньо провести прямі під кутом 45° від точок перетину рівнів $U_{\text{вих min}}^1$ і $U_{\text{вих max}}^0$ з віссю ординат до перетину з віссю абсцис.

Порівнюючи отримані точки на осі абсцис зі значеннями $U_{\text{вих max}}^0$ і $U_{\text{вих min}}^1$ визначають запаси перешкодостійкості за нульовим $U_{\text{пер}}^0$ і одиничним $U_{\text{пер}}^1$ сигналом на вході.

Часові діаграми напруг на вході і виході ІЛЕ показані на рис. 22.3.

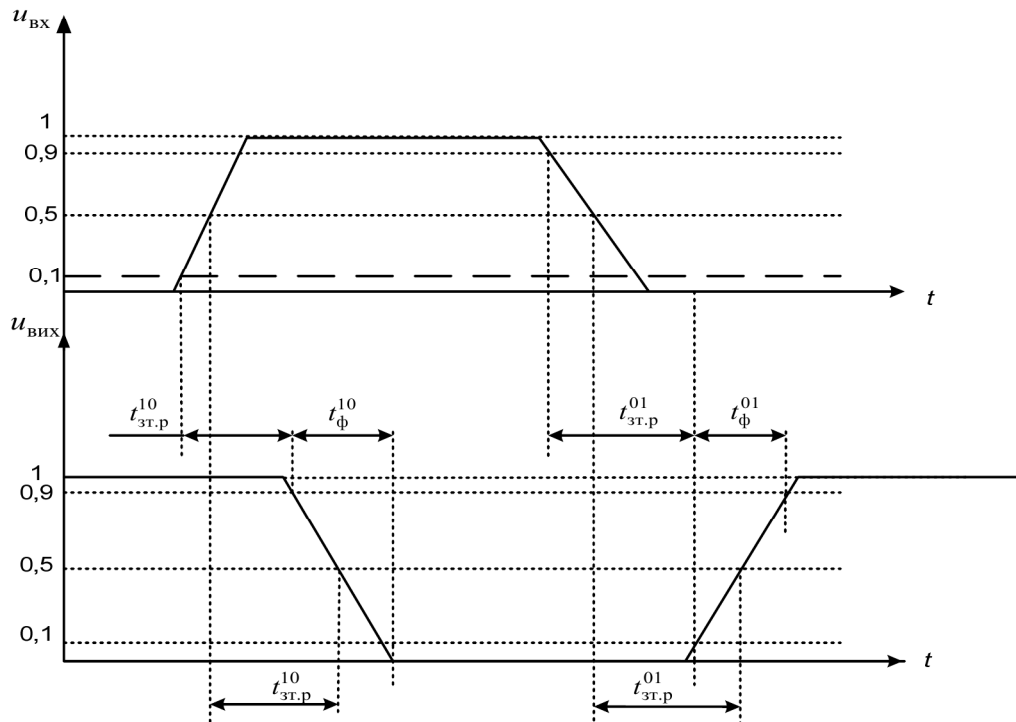


Рис. 22.3

До динамічних параметрів, які характеризують властивості мікросхеми в режимі переключення, відносяться:

- час затримки сигналу при включенні $t_{\text{зт.р}}^{10}$ – інтервал часу між вхідним і вихідним імпульсами при переході $U_{\text{вих}}$ ІЛЕ від $U_{\text{вих}}^1$ до $U_{\text{вих}}^0$, виміряний або на рівні 0,5 амплітуди імпульсу, або на рівні порогу чутливості;
- час затримки сигналу при включенні $t_{\text{зт.р}}^{01}$ – інтервал часу між вхідним і вихідним імпульсами при переході $U_{\text{вих}}$ ІЛЕ від $U_{\text{вих}}^0$ до $U_{\text{вих}}^1$, виміряний або на рівні 0,5 амплітуди імпульсу, або на рівні порогу чутливості;
- середній час затримки $t_{\text{зт.р.ср}} = 0,5(t_{\text{зт.р}}^{10} + t_{\text{зт.р}}^{01})$.

Інколи в якості параметрів ІЛЕ наводяться тривалості фронтів зростання і спаду вихідної напруги: $t_{\text{ф}}^{01}$ і $t_{\text{ф}}^{10}$.

Основи булевої алгебри

Якщо логічна функція f – функція n змінних, то може бути 2^n різних наборів цих змінних. Через те, що двійкові змінні X_1, X_2, \dots, X_n в кожному

наборі можуть приймати два значення, то можливі $N = 2^{2^n}$ значень функції.

Найбільш проста логічна функція однієї змінної (табл. 22.1); в цьому випадку $N = 2^{2^1} = 4$.

Таблиця 22.1

$f_i(x)$	X_i		Позначення	Назва функції
	0	1		
$f_0(x)$	0	0	0	Константа 0
$f_1(x)$	0	1	X	Змінна X
$f_2(x)$	1	0	\bar{X}	Заперечення змінної X
$f_3(x)$	1	1	1	Константа 1

Логічна функція двох змінних ($N = 2^{2^2} = 16$) представлена в табл. 22.2.

Основні операції алгебри логіки (булевої алгебри): кон'юнкція "І", диз'юнкція "АБО" і заперечення "НЕ". Розглянемо їх.

Таблиця 22.2

$f(X_1, X_2)$	X_1	0	0	1	1	Позначення	Назва функції
	X_2	0	1	0	1		
f_0		0	0	0	0	0	Константа 0
f_1		0	0	0	1	$X_1 \cdot X_2 = X_1 \wedge X_2$	Кон'юнкція (X_1, X_2), логічний добуток, "І"
f_2		0	0	1	0	$X_1 \Delta X_2 = X_1 \cdot \bar{X}_2$	Заборона за X_2 , заперечення імплікації
f_3		0	0	1	1	X_1	Змінна X_1
f_4		0	1	0	0	$X_2 \Delta X_1 = \bar{X}_1 \cdot X_2$	Заборона за X_1
f_5		0	1	0	1	X_2	Змінна X_2

f_6		0	1	1	0	$X_1 \oplus X_2$	Сума за модулем "два"
f_7		0	1	1	1	$X_1 + X_2 = X_1 \vee X_2$	Диз'юнкція (X_1, X_2), логічне додавання, "АБО"
f_8		1	0	0	0	$X_1 \downarrow X_2 = \overline{X_1 + X_2}$	Стрілка Пірса, "АБО-НЕ",
f_9		1	0	0	1	$X_1 \sim X_2 = \overline{X_1} \cdot \overline{X_2} + X_1 \cdot X_2$	Еквівалентність
f_{10}		1	0	1	0	$\overline{X_2}$	Заперечення X_2
f_{11}		1	0	1	1	$X_2 \rightarrow X_1 = X_1 + \overline{X_2}$	Імплікація від X_2 до X_1
f_{12}		1	1	0	0	$\overline{X_1}$	Заперечення X_1
f_{13}		1	1	0	1	$X_1 \rightarrow X_2 = \overline{X_1} + X_2$	Імплікація від X_1 до X_2
f_{14}		1	1	1	0	$X_1 / X_2 = \overline{X_1 \cdot X_2}$	Штрих Шеффера, "І-НЕ"
f_{15}		1	1	1	1	1	Константа 1

Основні закони алгебри логіки

1. Комутативний закон: $a \cdot b = b \cdot a$; $a + b = b + a$.
2. Асоціативний (сполучний) закон: $a \cdot (b \cdot c) = (a \cdot b) \cdot c = a \cdot b \cdot c$;
 $a + (b + c) = (a + b) + c = a + b + c$.
3. Дистрибутивний (розподільний) закон: $a \cdot (b + c) = a \cdot b + a \cdot c$;
 $a + b \cdot c = (a + b) \cdot (a + c) = a \cdot a + a \cdot b + a \cdot c + b \cdot c = a + a \cdot b + a \cdot c + b \cdot c = a \cdot (1 + b + c) + b \cdot c = a + b \cdot c$.
4. Закон поглинання: $a + ab = a \cdot (1 + b) = a$; $a \cdot (a + b) = a$.
5. Закон склеювання: $a \cdot b + a \cdot \overline{b} = a$; $(a + b) \cdot (a + \overline{b}) = a$.
6. Закон де Моргана (інверсії):
 $\overline{a + b} = \overline{a} \cdot \overline{b}$ - інверсія диз'юнкції є кон'юнкцією інверсій;
 $\overline{a \cdot b} = \overline{a} + \overline{b}$ - інверсія кон'юнкції є диз'юнкцією інверсій.
7. Закон подвійної інверсії: $\overline{\overline{a}} = a$.
8. Правило множення на 1 та 0: $a \cdot 1 = a$; $a \cdot a = a$; $a \cdot 0 = 0$.
9. Правило складання з 1 та 0: $a + 1 = 1$; $a + a = a$; $a + 0 = a$.
10. Закон протиріччя: $a \cdot \overline{a} = 0$.
11. Закон виключення третього: $a + \overline{a} = 1$. 12. Сталі (const): $\overline{1} = 0$; $\overline{0} = 1$.