Лабораторна робота № 29

ЛІЧИЛЬНИКИ

Мета роботи - дослідити схемні особливості і принцип роботи двійкових лічильників послідовного та паралельного типів, двійково-десяткового лічильника, лічильника з довільним коефіцієнтом лічби.

Опис досліджуваної схеми

До лабораторної установки входять універсальний лабораторний стенд зі змінним модулем СЧ, генератор прямокутних імпульсів Г5-54 та осцилограф СІ-55.

Зібрані досліджувані схеми (рис. 29.1) лічильників: послідовного типу - на мікросхемах *DD*1, *DD*2, паралельного типу – *DD*3 ... *DD*5, двійково-десяткового – *DD*11, з довільним коефіцієнтом лічби - *DD*6...*DD*9. Підключення до джерела живлення здійснюється за допомогою перемикачів: *S*1 - лічильника послідовного типу, *S*2 - паралельного типу, *S*3 - з довільним коефіцієнтом лічби, *S4* – двійково-десяткового. Перемикачами *S*7(2°), *S*8($2^{1)}$, *S*9(2^{2}) встановлюється двійковий код *N* для завдання необхідного коефіцієнта лічби $K_{лч}=N+1$. Перемикач *S*6 забезпечує початкове встановлення двійково-десяткового лічильника в стан *N,* обумовлений положенням перемикачів *S*7, *S*8, *S*9, для реалізації лічильника з коефіцієнтом лічби $K_{лч}=10-N$.

Робоче завдання

I. Вказівка. Встановити на генераторі Г5-54 частоту надходження імпульсів $f=100$ кГц, основний імпульс ОІ позитивної полярності з амплітудою не більше 5 В і тривалістю 1 мкс і подати на роз'єм *XW*2. Використати зовнішню синхронізацію осцилографа сигналами: *XS*4- для лічильника послідовного типу, *XS*8 - паралельного типу, *XS*11- з довільним коефіцієнтом лічби, *XS*17- двійково-десяткового лічильника.

2. Дослідити двійковий лічильник послідовного типу. Зняти і побудувати часові діаграми (*XS*1,..., *XS*4*)* роботи лічильника. Визначити час встановлення коду лічильника $t_{вст}$.

3. Дослідити двійковий лічильник паралельного типу, зняти і побудувати часові діаграми (*XS*1, *XS*5,..., *XS*6) роботи лічильника. Визначити $t_{вст.}$.

4. Дослідити лічильник з довільним коефіцієнтом лічби. Зняти і побудувати часові діаграми (*XS*1, *XS*9,..., *XS*12*)* для $0<N<7$.

5. Дослідити двійково-десятковий лічильник. Зняти і побудувати часові діаграми (*XS*1, *XS*13,..., *XS*18*)* для $N=0$ і $0<N<10$.

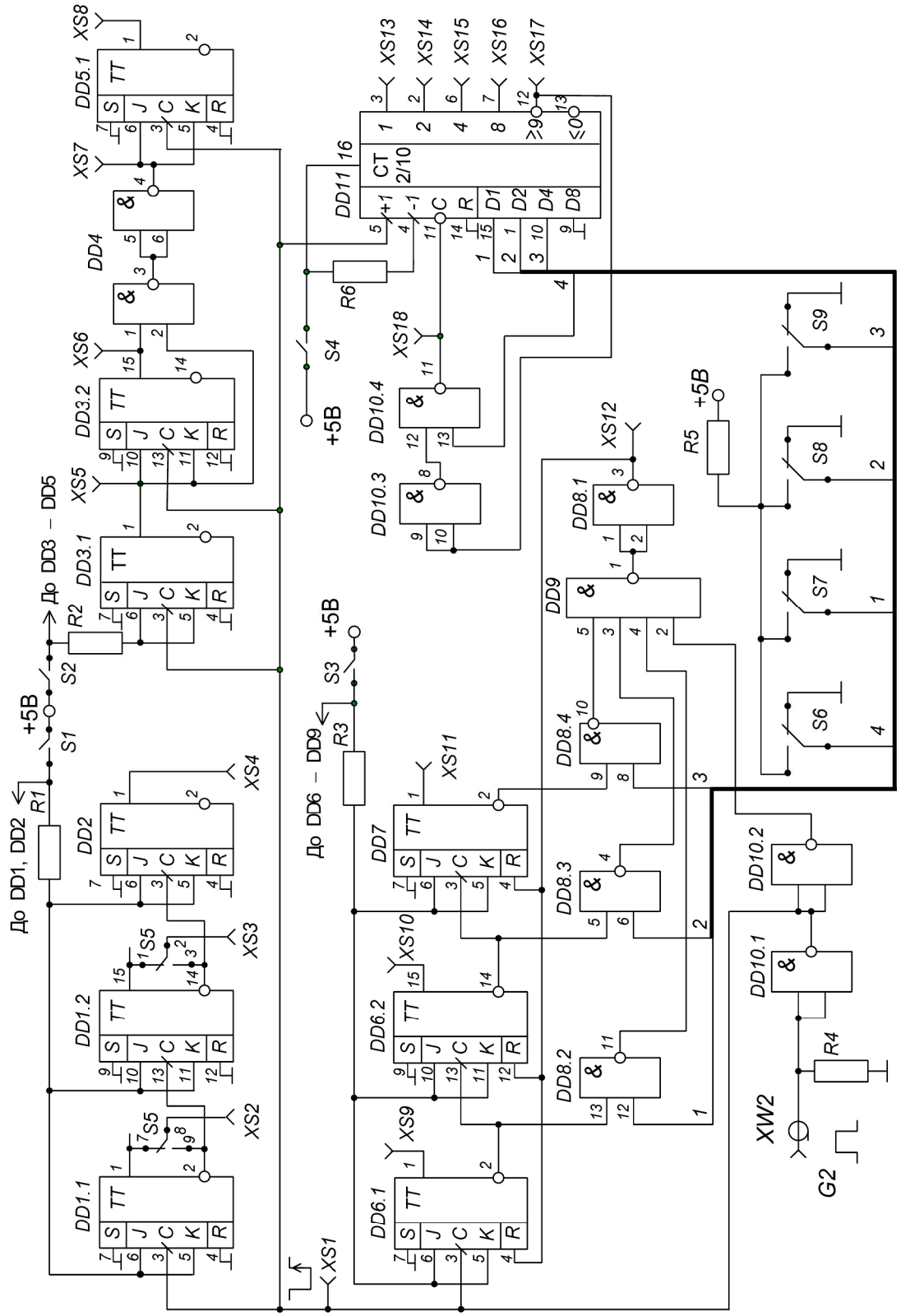

До DD1, DD2
До DD3 – DD5
До DD6 – DD9
+5В
S1
S2
S3
S4
S5
S6
S7
S8
S9
R1
R2
R3
R4
R5
R6
XS1
XS2
XS3
XS4
XS5
XS6
XS7
XS8
XS9
XS10
XS11
XS12
XS13
XS14
XS15
XS16
XS17
XS18
XW2
G2
DD1.1
DD1.2
DD2
DD3.1
DD3.2
DD4
DD5.1
DD6.1
DD6.2
DD7
DD8.1
DD8.2
DD8.3
DD8.4
DD9
DD10.1
DD10.2
DD10.3
DD10.4
DD11
TT
CT
2/10

Рис. 29.1

Контрольні запитання

1. Наведіть області застосування лічильників.
2. Сформулюйте ознаки класифікації лічильників.
3. Назвіть основні параметри лічильників і дайте їх визначення.
4. Поясніть роботу двійкового додавального лічильника послідовного типу.
5. Поясніть роботу двійкового додавального лічильника паралельного типу.
6. За якими правилами організуються зв'язки між тригерами додавального і віднімального лічильників?
7. Поясніть способи побудови лічильників з довільним модулем лічби.

Методичні вказівки

Лічильники це пристрої, сигнали на виході яких у відповідному коді відображають число імпульсів, поданих на вхід.

Лічильник являє собою ланцюг з'єднаних між собою T-тригерів, кожен з яких є розрядом лічильника. Лічильник, утворений ланцюгом із m тригерів, може полічити за один цикл у двійковому коді 2^m імпульсів. Це число називають коефіцієнтом (модулем) лічби $K_{лч}$, який визначає цикл роботи лічильника, після якого його стан повторюється. Тому число вхідних імпульсів і стан лічильника (записане в нього число) однозначно визначені тільки для першого циклу.

Лічильники можуть працювати у трьох режимах: керування, накопичення і ділення. У режимі керування зчитування інформації виконується після кожного вхідного лічильного імпульсу. У режимі накопичення виконується підрахунок числа імпульсів протягом певного часу. У режимі ділення (перерахунку) частота імпульсів на виході останнього розряду лічильника в $K_{лч}$ разів менше, ніж частота імпульсів, що поступають на його вхід.

Лічильники класифікують за такими ознаками:

- за коефіцієнтом лічби: двійкові ($K_{лч}=2^m$), двійково-десяткові ($K_{лч}=10$), з довільним коефіцієнтом лічби ($K_{лч}\neq 2^m$);
- за напрямком лічби: додавальні, віднімальні і реверсивні;
- за способом організації міжрозрядних зв'язків: послідовні (асинхронні), паралельні (синхронні) і комбіновані.

Лічильники характеризуються такими основними параметрами:

- швидкодією, яка визначається максимальною частотою вхідних імпульсів $f_{лч}$;
- часом встановлення коду $t_{вст}$, який відраховується від початку вхідного імпульсу до моменту отримання нового стану лічильника.

▪ часом встановлення коду $t_{вст}$, який відраховується від початку вхідного імпульсу до моменту отримання нового стану лічильника.

▪ коефіцієнтом лічби (перерахування) $K_{лч}$;

Послідовні лічильники характеризуються тим, що керуючими

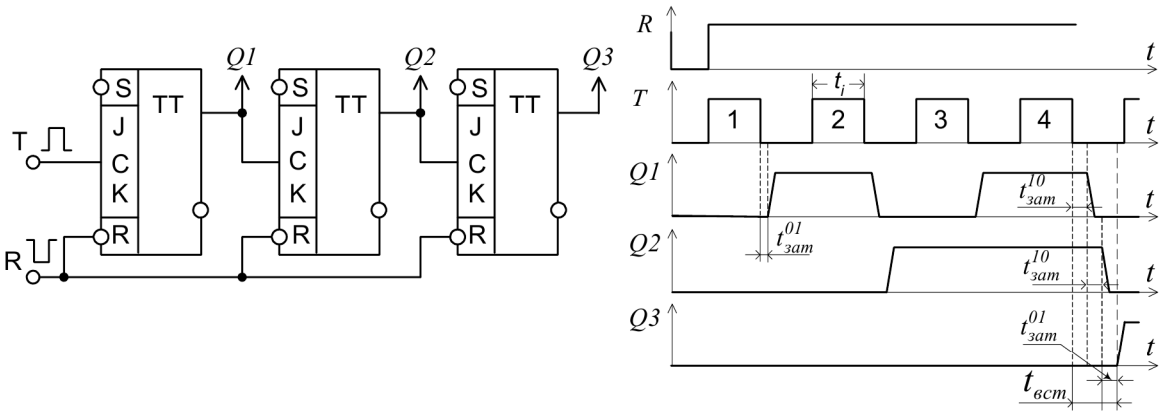


Рис. 29.2

сигналами для старших розрядів служать сигнали, що знімають з інформаційних виходів молодших розрядів, а рахункові імпульси надходять на вхід першого розряду (рис. 29.2). Для таких двійкових лічильників максимальна частота надходження лічильних імпульсів

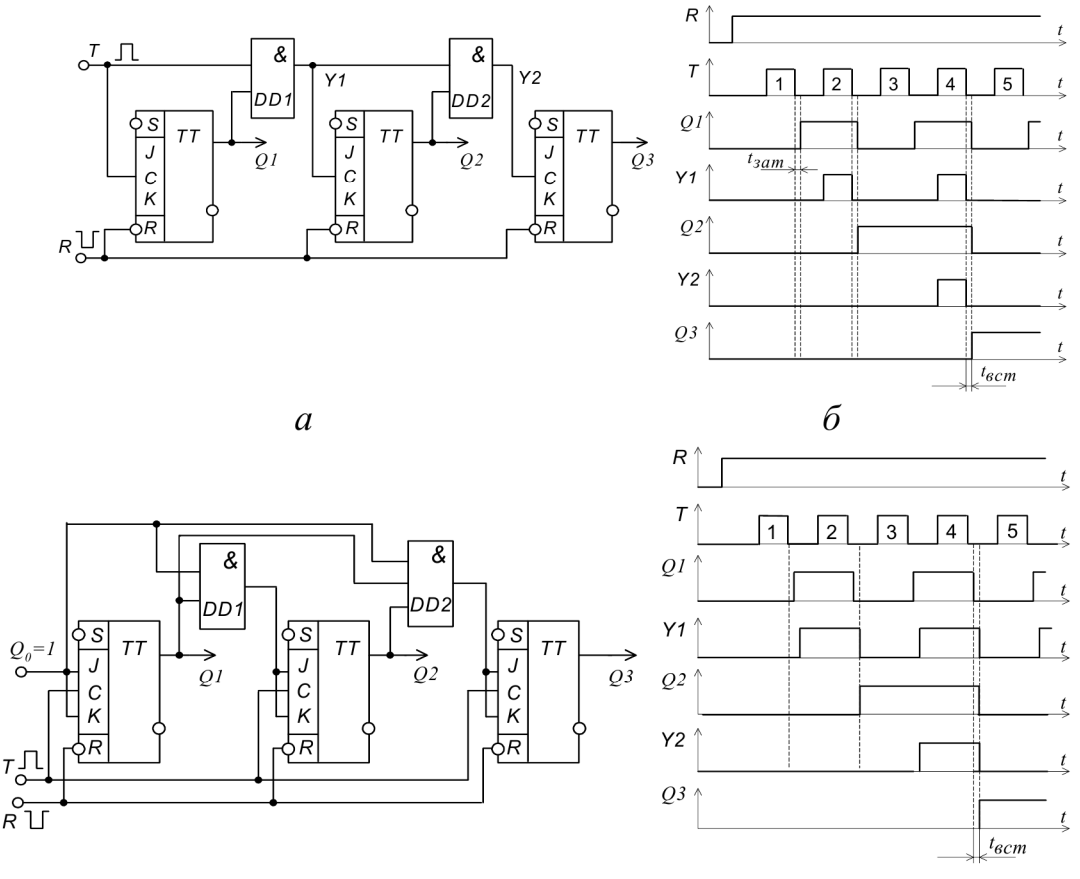


Рис. 29.3

визначається з співвідношення $f_{лч}=1/(t_i+t_{вст})$, де t_i - тривалість лічильних імпульсів; $t_{вст}=nt_{зат.ср}$ – час встановлення коду; n - число тригерів ; $t_{зат\ ср}=0{,}5(t^{01}_{зат}+t^{10}_{зат})$ - середня затримка перемикання одного тригера. Перевага послідовних лічильників – простота схеми: збільшення розрядності виконується підключенням необхідного числа тригерів. До недоліків послідовних лічильників відносяться порівняно низька швидкодія та її залежність від числа розрядів.

В паралельних лічильниках (рис. 29.3) лічильні імпульси подаються на входи всіх розрядів одночасно, а стан n-го розряду змінюється тільки при певному стані попередніх розрядів. Для цього типу лічильників максимальна частота проходження $f_{лч}=1/(t_i+t_{вст})$, де $t_{вст}=t_{зат\ ср}$. Перевага паралельних лічильників - висока швидкодія, тому що $t_{вст}$ не залежить від числа розрядів; недолік - необхідність додаткових схем збігу, число входів яких дорівнює n (де n - порядковий номер розряду лічильника), і нерівномірне навантаження на виходи тригерів.

Віднімальні лічильники призначені для одержання різниці між числом N, записаним у лічильнику, і числом n імпульсів, що надходять на його вхід T (рис. 29.4). На відміну від додавальних лічильників у віднімальних лічильниках керуючими сигналами для старших розрядів служать сигнали, що знімають з інверсних виходів молодших розрядів.

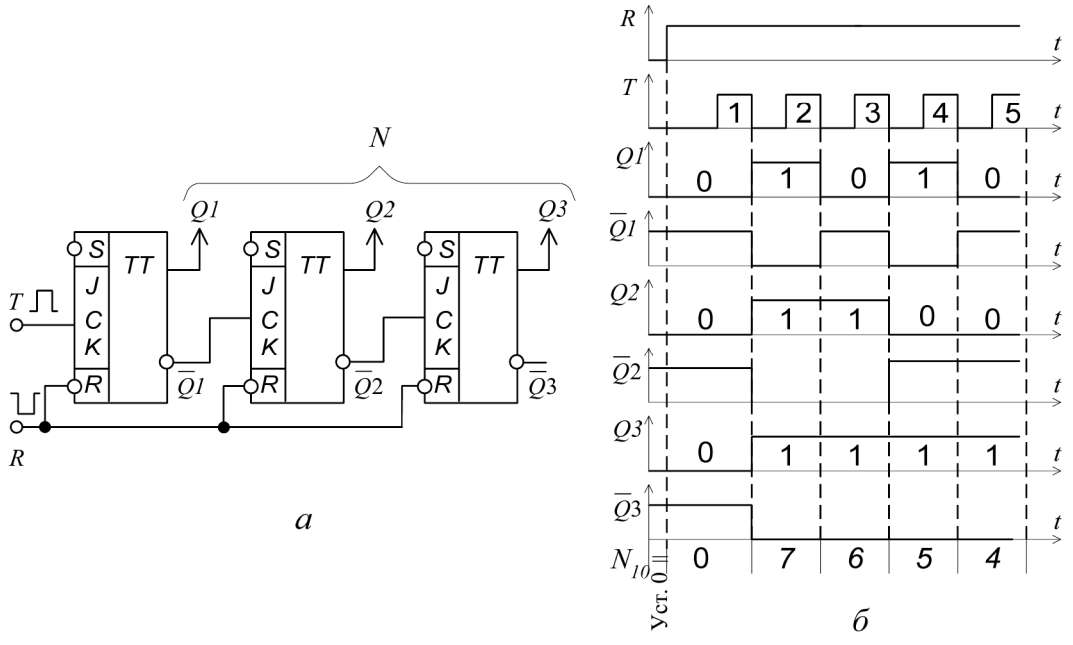


Рис. 29.4

Реверсивні лічильники (рис. 29.5) дозволяють виконувати операції підсумовування і вирахування імпульсів. Залежно від сигналу керування *V* лічильні входи наступних тригерів з'єднуються або із прямими, або з інверсними інформаційними виходами попередніх. В режимі додавання (*+V*=1*;* *-V*=0*)* відкриваються елементи *DD1* і *DD2* і з надходженням кожного лічильного імпульсу показання лічильника буде збільшуватися на одиницю. В режимі віднімання (*+ V* = 0, *-V*=1) відкриваються елементи *DD*2. і *DD*5 і при надходженні кожного лічильного імпульсу стан лічильника буде зменшуватися на одиницю.

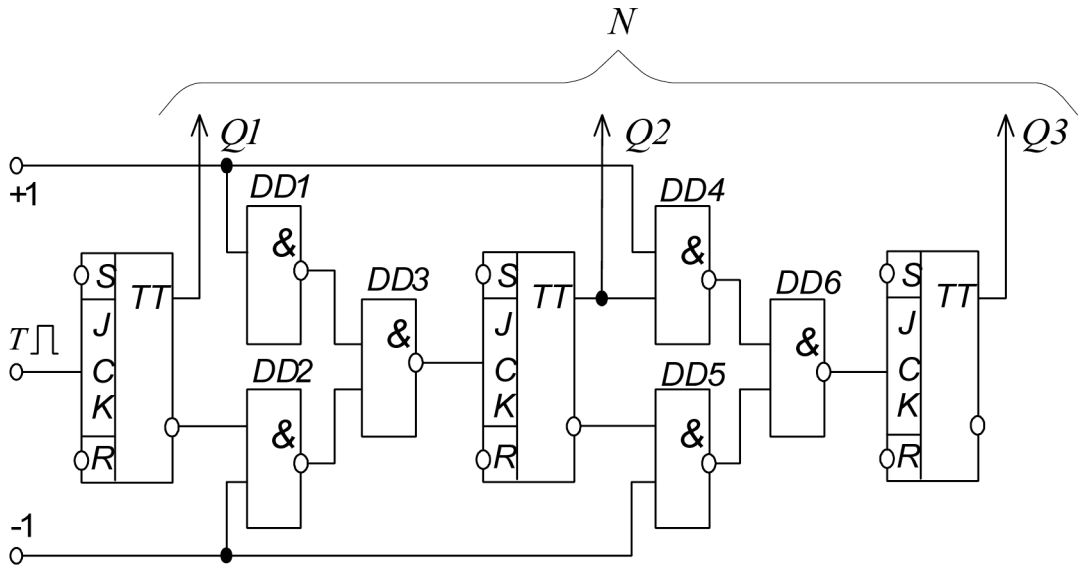


Рис. 29.5

Лічильники з довільним коефіцієнтом лічби $K_{лч} \neq 2^n$ виконуються на основі двійкових лічильників. Принцип роботи таких лічильників полягає у виключенні "зайвих" стійких *M* станів у двійкового лічильника з $K_{лч}=2^n$, при цьому число заборонених станів $M=2^n-K_{лч}$.

Лічильники з довільним коефіцієнтом лічби за способом побудови діляться на лічильники з природним і довільним порядком лічби. В лічильниках з природним порядком лічби підрахунок починається з "0" і закінчується числом $K_{лч}$-1, потрібний коефіцієнт лічби забезпечується схемним блокуванням переносу (примусовим переводом лічильника в нульовий стан).

На рис. 29.6 показана схема лічильника з природним порядком лічби і регульованим коефіцієнтом перерахування; на рис. 29,7, *а* – двійково-десяткового паралельного лічильника на *JK*- тригерах; на рис, 29.7, *б* – двійково-десяткового послідовного лічильника.

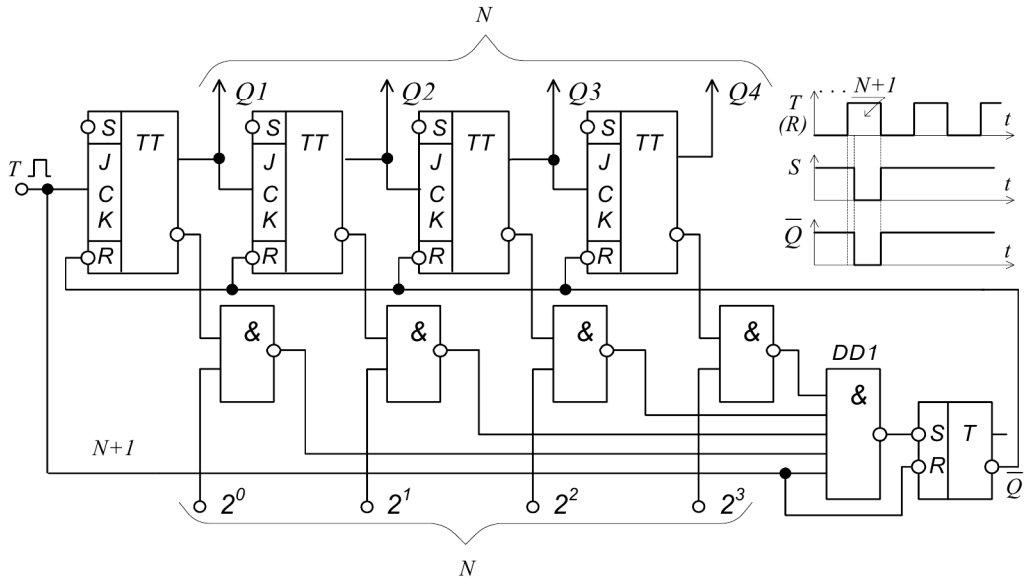
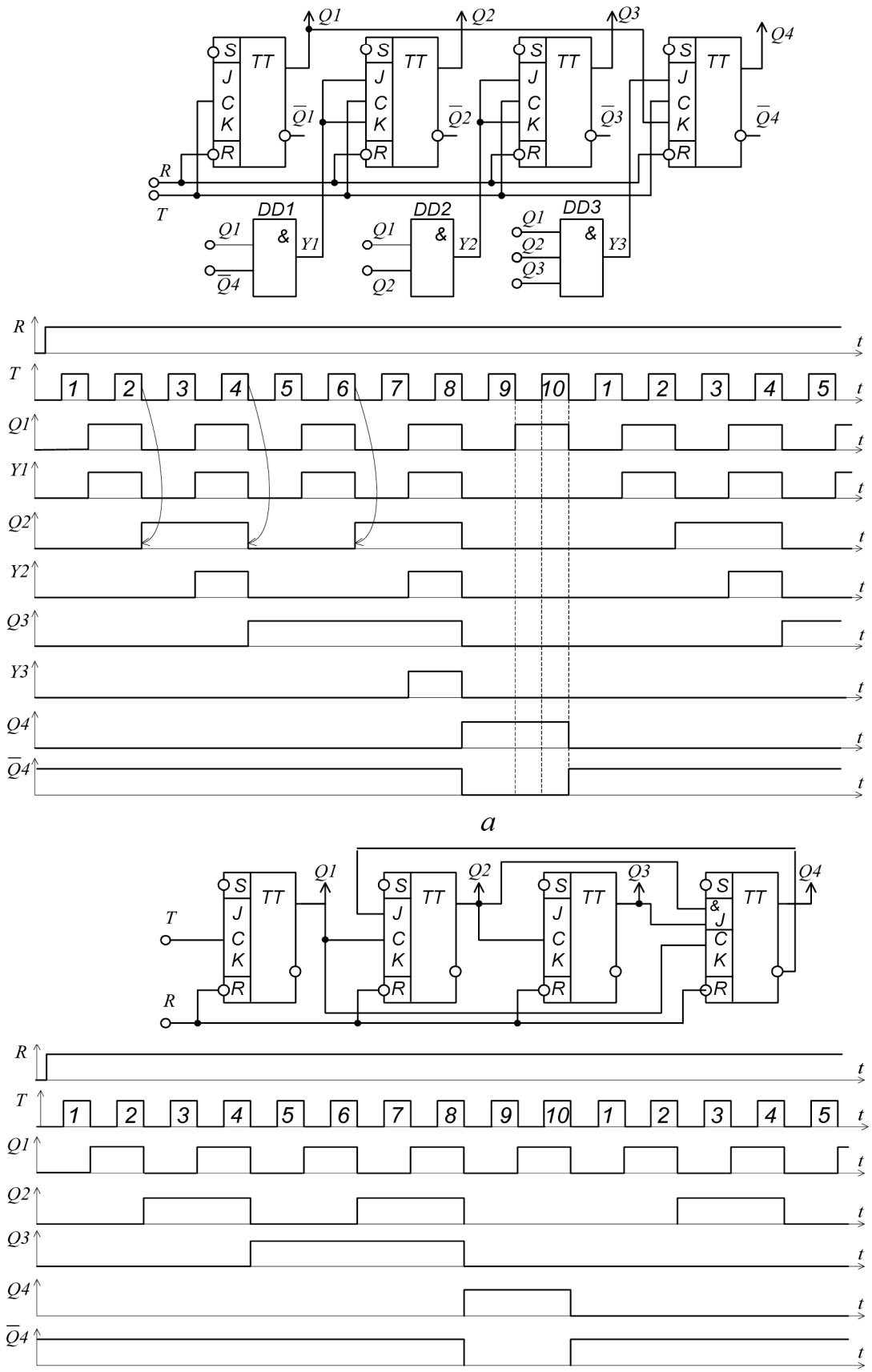


Рис. 29.6

Лічильники з довільним порядком лічби в процесі лічби приймають стани, які не відповідають їх еквівалентним поданням у двійковому коді. За способом побудови вони поділяються на лічильники з примусовим нарахуванням і початковим встановленням коду, рівного *M*.

В лічильниках з примусовим нарахуванням виключення заборонених станів *M* досягається примусовим встановленням окремих його розрядів у стан "1". В процесі лічби показання лічильника змінюються в природній формі починаючи з "0" і закінчуючи деяким числом $X \le K_{лч}-2$. З надходженням чергового імпульсу лічильник замість стану *X*+1 приймає стан *X*+1+*M,* рівний 2^n-1, тобто усі розряди лічильника приймають стан "I". При цьому примусове нарахування здійснюється введенням зворотних зв'язків зі старших розрядів на молодші, під дією яких відповідні розряди лічильника, що перебувають у стані "0", позачергово перемикаються у стан "I". Зворотні зв'язки зі старших розрядів на молодші підключаються або безпосередньо на лічильний вхід молодших розрядів, або на вхід установки "1".

В лічильниках з початковим встановленням коду, рівного *M*, нарахування здійснюється не в процесі лічби, а за допомогою зовнішнього встановлення лічильника у початковий стан, що відповідає числу заборонених станів *M* на початку лічби. Для побудови лічильника з початковим встановленням коду, рівного *M,* і заданим коефіцієнтом перерахування $K_{лч} \le 2^n$ необхідно визначити розрядність $n \ge lgK_{лч}/lg2 = 3{,}32lgK_{лч}$ двійкового лічильника, на основі якого повинен виконуватися лічильник; за виразом $M = 2^n - K_{лч}$ визначити число зайвих станів і записати у вигляді *n* - розрядного двійкового числа; подати сигнали забороненого зворотного зв'язку зі старшого розряду на лічильні входи тих тригерів, які повинні перебувати у стані "1", якщо в лічильник попередньо записати число *M*.


Q1
Q2
Q3
Q4
S
J
C
K
R
TT
R
T
DD1
DD2
DD3
&
Y1
Y2
Y3
1 2 3 4 5 6 7 8 9 10 1 2 3 4 5
t

а

Q1
Q2
Q3
Q4
S
J
C
K
R
TT
&
T
R
1 2 3 4 5 6 7 8 9 10 1 2 3 4 5
t

б

Рис. 29.7

У серію мікросхем КІ55 входять реверсивні лічильники: К155ИЕ6 - двійково-десятковий (рис. 29.8, *а*), К155ИЕ7 – двійковий (рис. 29.8, *б*).

Послідовність вхідних (тактових) імпульсів подається на один із входів +1 (в режимі додавання) чи –1 (в режимі віднімання).

Входи *D*1, *D*2, *D*4, *D*8 призначені для введення в лічильник початкового двійкового числа, з котрим підсумовуються (в режимі додавання) чи від якого віднімаються (в режимі віднімання) вхідні імпульси. Запис початкового числа відбувається сигналом логічного “0” на вході *C*. Вхід *R* є пріоритетним і призначений для встановлення нуля на усіх виходах лічильника (1, 2, 4, 8) в разі подачі на нього логічної “1”.

Перемикання тригерів лічильника відбувається по фронту 0/1 тактових імпульсів. Вихід перенесення ≥ 9 (≥15) і вихід запозичення ≤0 використовуються в разі каскадування лічильників, при використанні лічильника в якості дільника а також при циклічному запису інформації в лічильник зі входів *D*1, *D*2, *D*4, *D*8 (для цього потрібно з’єднати вхід *C* з

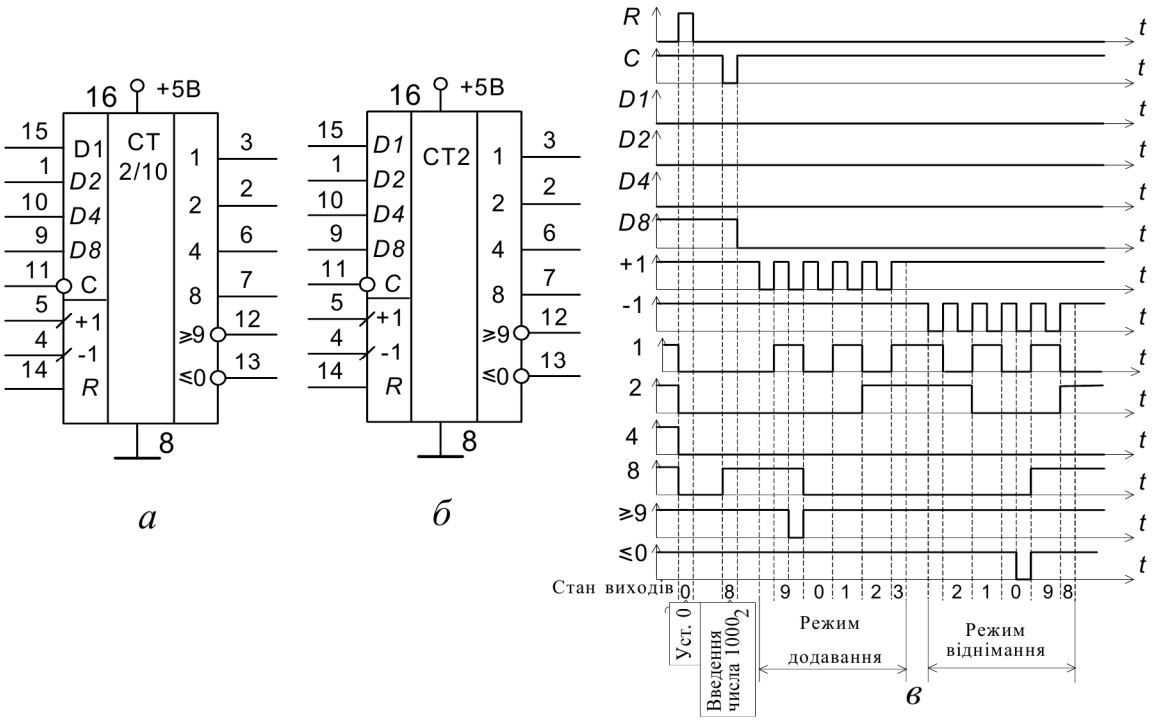


Рис. 29.8

виходом займу чи перенесення). На виході ≥ 9 (≥15) з’являється сигнал логічного “0” одночасно з надходженням кожного 10-го (16-го для 155ИЕ7) при роботі лічильника в режимі додавання, а на виході ≤0 - в режимі віднімання. Одночасно можна задіяти тільки один тактовий вхід, на інший необхідно подати напругу високого логічного рівня.