

## Лабораторна робота № 30

### РЕГІСТРИ

Мета роботи - дослідити принципи роботи регістрів паралельного, послідовного типів і зі зворотними зв'язками.

Опис досліджуваної схеми

До лабораторної установки входять універсальний лабораторний стенд зі змінним модулем РГ, генератор прямокутних імпульсів Г5-54 і осцилограф СІ-55.

Досліджувані схеми (рис. 30.1) регістрів зібрані: паралельно-

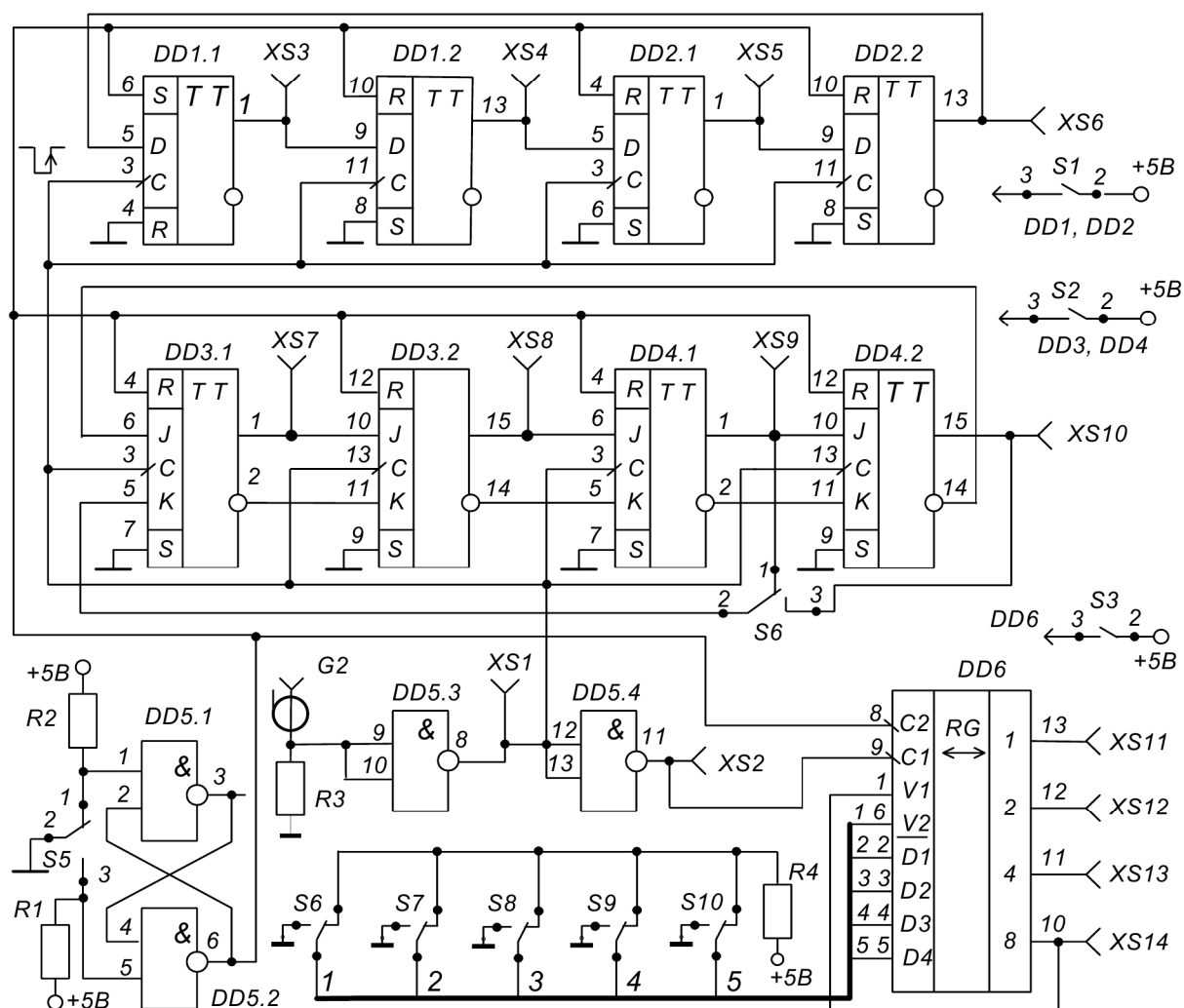


Рис. 30.1

послідовного типу - на мікросхемі DD6; зі зворотними зв'язками на D-

тригерах - на мікросхемах  $DD1$  і  $DD2$ ; з перехресними зворотними зв'язками на  $JK$  - тригерах - на мікросхемах  $DD3$  і  $DD4$ . Підключення до джерела живлення здійснюється за допомогою перемикачів:  $S1$  - реєстра зі зворотними зв'язками;  $S2$  - реєстри з перехресними зворотними зв'язками;  $S3$  - паралельно-послідовного реєстра. Перемикачем  $S5$  (нажати – віджати) реєстр з перехресними зворотними зв'язками встановлюється у стан 0000, реєстр зі зворотними зв'язками - у стан 1000 і паралельно-послідовний реєстр – у стан, обумовлений положенням перемикачів  $S7...S10$  (в разі подачі логічної “1” на вхід  $V2$  мікросхеми  $DD6$  за допомогою перемикача  $S6$ ).

### Робоче завдання

1. Вказівка. Установити на генераторі Г5-54 частоту надходження імпульсів  $f = 100$  кГц, основний імпульс (ОІ) позитивної полярності з амплітудою не більше 5 В, тривалістю 1 мкс і подати на роз'єм  $G2$ . Використати зовнішню синхронізацію осцилографа сигналами:  $XS6$ - для реєстра зі зворотними зв'язками на  $D$ - тригерах;  $XS10$  для реєстра з перехресними зворотними зв'язками на  $JK$ -тригерах;  $XS14$ - для паралельно-послідовного реєстра.

2. Дослідити реєстр зі зворотними зв'язками на  $D$ - тригерах. Встановити перемикачем  $S5$  (нажати – віджати) реєстр у стан  $XS3=1$ ,  $XS4=0$ ,  $XS5=0$ ,  $XS6=0$ . Зняти і побудувати часові діаграми ( $XS1$ ,  $XS3...XS6$ ) роботи реєстра. Визначити коефіцієнт перерахування.

3. Дослідити реєстр із перехресними зворотними зв'язками на  $JK$ -тригерах. Встановити перемикачем  $S5$  (нажати – віджати) реєстр у стан  $XS7=0$ ,  $XS8 = 0$ ,  $XS9=0$ ,  $XS10=0$ . Зняти і побудувати часові діаграми ( $XS1$ ,  $XS7...XS10$ ) роботи реєстра для парного ( $S6$  - нажати) і непарного ( $S6$  - віджати) коефіцієнтів перерахування. Визначити по часових діаграмах коефіцієнт перерахування.

4. Дослідити реєстр послідовно-паралельного типу. Генератор Г5-54 встановити в режим разового пуску. При  $S6=1$  перемикачем  $S5$  (нажати–віджати) записати в реєстр код, визначений положенням перемикачів  $S7 ... S10$  (наприклад  $S7=1$ ,  $S8=0$ ,  $S9=0$ ,  $S10=1$ ). Перевірити на  $XS11...XS14$  записаний код. Встановити  $V2=0$  (нажати  $S6$ ) і генератор Г5-54 у режим внутрішнього запуску. Зняти й побудувати часові діаграми ( $XS2$ ,  $XS11, ..., XS14$ ) роботи реєстра.

### Контрольні запитання

1. Для чого призначені реєстри?
2. За якими ознаками класифікують реєстри?
3. Пояснити роботу реєстрів паралельного, послідовного і

паралельно-последовного типів.

4. Пояснити роботу регістрів зі зворотними зв'язками, з перехресними зворотними зв'язками.

### Методичні вказівки

Регістри - це пристрої, призначені для приймання, зберігання, зсуву і видачі інформації представленої в двійковому коді. Вони використовуються в якості керуючих і запам'ятовуючих пристроїв, генераторів, перетворювачів паралельних кодів в послідовні і навпаки, лічильників, дільників частоти, вузлів часової затримки. До складу регістрів входять тригери і логічні схеми, призначені для керування прийомом і видачею коду. Залежно від способу введення й виведення інформації розрізняють паралельні, послідовні та паралельно-последовні регістри.

У регістрах паралельної дії (регістрах пам'яті) усі розряди коду вводяться і виводяться одночасно. Такі регістри представляють собою набір синхронних тригерів, кожен з яких зберігає один розряд двійкового числа, і додаткових схем логічного множення (І) (рис.

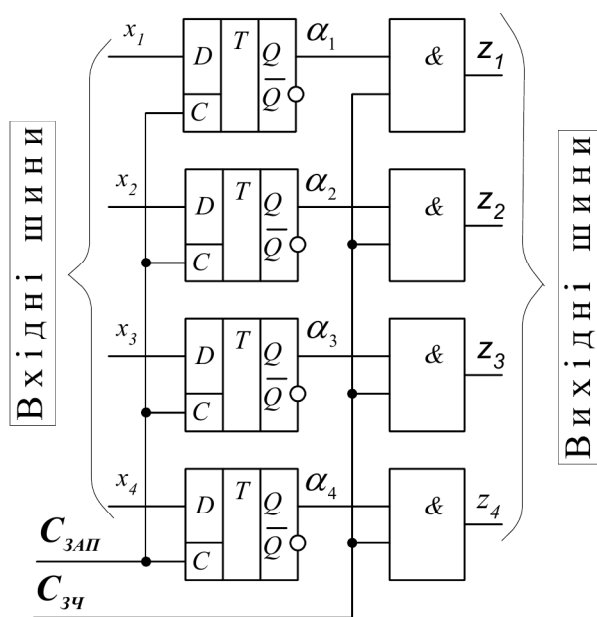


Рис. 30.2. Паралельний регістр

30.2). При побудові  $n$  - розрядного паралельного регістра необхідно застосовувати  $n$  тригерів і таку ж кількість схем І. Регістр може працювати в режимах запису, зберігання і зчитування інформації. Для запису інформації необхідно на входи управління подати такі сигнали:  $C_{зап}=1$ ,  $C_{зч}=0$ . У даному разі інформація по входах  $x_1, \dots, x_4$  запишеться у відповідні розряди  $D$ - тригерів:  $a_i=x_i$ , а  $z_i=C_{зч}x_i=0$ . Записана інформація буде зберігатися в регістрі в разі  $C_{зап}=C_{зч}=0$ :  $a_{i(n-1)}=a_{in}$ ,  $z_i=0$ .

Якщо  $C_{зап}=0$ ,  $C_{зч}=1$ , то відбувається паралельне зчитування інформації, тобто  $z_i=a_i$ . При цьому інформація записана в регістр зберігається. На базі паралельних регістрів будуються системи оперативної пам'яті.

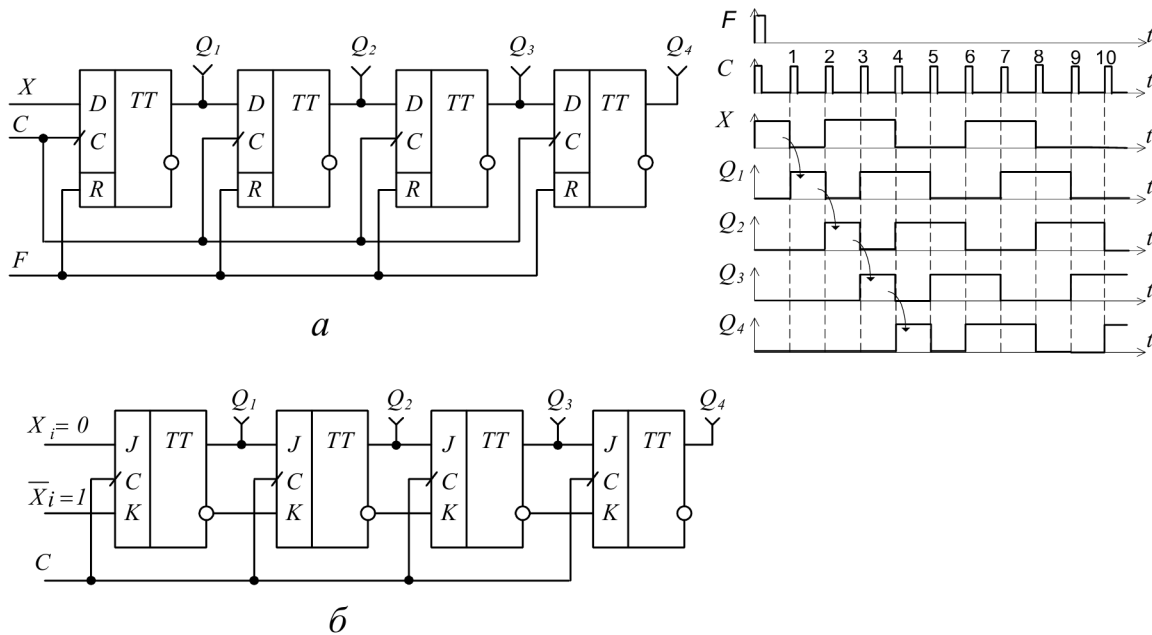


Рис. 30.3

Послідовний (або зсувний) регістр забезпечує послідовний запис коду числа: на інформаційний вхід регістра послідовно подаються значення двійкових розрядів числа. Зсувні імпульси, що надходять на тактові входи, передають (зсувають) записану інформацію від розряду до розряду вправо або вліво. В одноканальних зсувних регістрах в разі надходження одного тактового імпульсу відбувається одночасний зсув всього числа на один розряд вправо або вліво. Залежно від кількості каналів, по яких надходить інформація на входи розрядів регістра, розрізняють регістри двофазні (інформація на кожен розряд надходить по двох каналах:  $Q$  і  $\bar{Q}$ ) та однофазні (інформація надходить по одному каналу -  $Q$  або  $\bar{Q}_n$ ). При побудові зсувних регістрів використовують синхронні  $RS$ -,  $D$ - і  $JK$ - тригери. Найбільш просто регістр зсуву реалізується на  $D$ - тригерах (рис. 30.3, а). Вихід  $Q$  попереднього розряду (тригера) з'єднується зі входом  $D$  наступного, в результаті чого кожний тактовий імпульс встановлює тригер у стан, в якому до цього перебував попередній, зсуваючи тим самим інформацію на один розряд вправо.

Вхід  $X$  першого розряду служить для приймання до регістру інформації у вигляді послідовного коду. З кожним тактовим імпульсом (ТІ), що надходить на вхід  $C$ , на вхід  $X$  повинен подаватися код нового розряду вхідної інформації. З виходу  $Q_3$  останнього тригера знімається послідовний код із затримкою щодо вхідного послідовного коду на число періодів ТІ, рівне числу розрядів регістра. На рис. 30.3, б зображена

схема зсувного реєстра на  $JK$ -тригерах. На цій схемі входи  $J$  і  $K$  наступних тригерів з'єднані з виходами відповідно  $Q$  і попередніх. При проектуванні зсувних реєстрів необхідно обов'язково застосовувати тригери, синхронізуючі фронтом, тому що під час дії синхросигналу змінюються стани виходів тригерів, які підключені до входів наступних тригерів. Таким чином, змінюється стан входів наступних тригерів, і якщо синхроімпульс ще не скінчився, то тригери, синхронізуючі рівнем, перемикаються в новий стан, тобто за час дії одного синхроімпульсу (один такт) інформація в реєстрі зсувається більше ніж на один розряд і нормальне функціонування реєстра - зсув на один розряд за один такт - порушується.

Зсувні реєстри застосовуються для перетворення паралельного коду в послідовний і навпаки. Для цього кожен розряд реєстра повинен мати додатковий вхід для паралельного прийому коду. Послідовний код перетвориться в паралельний одночасним опитуванням станів усіх тригерів реєстра (рис. 30.4).

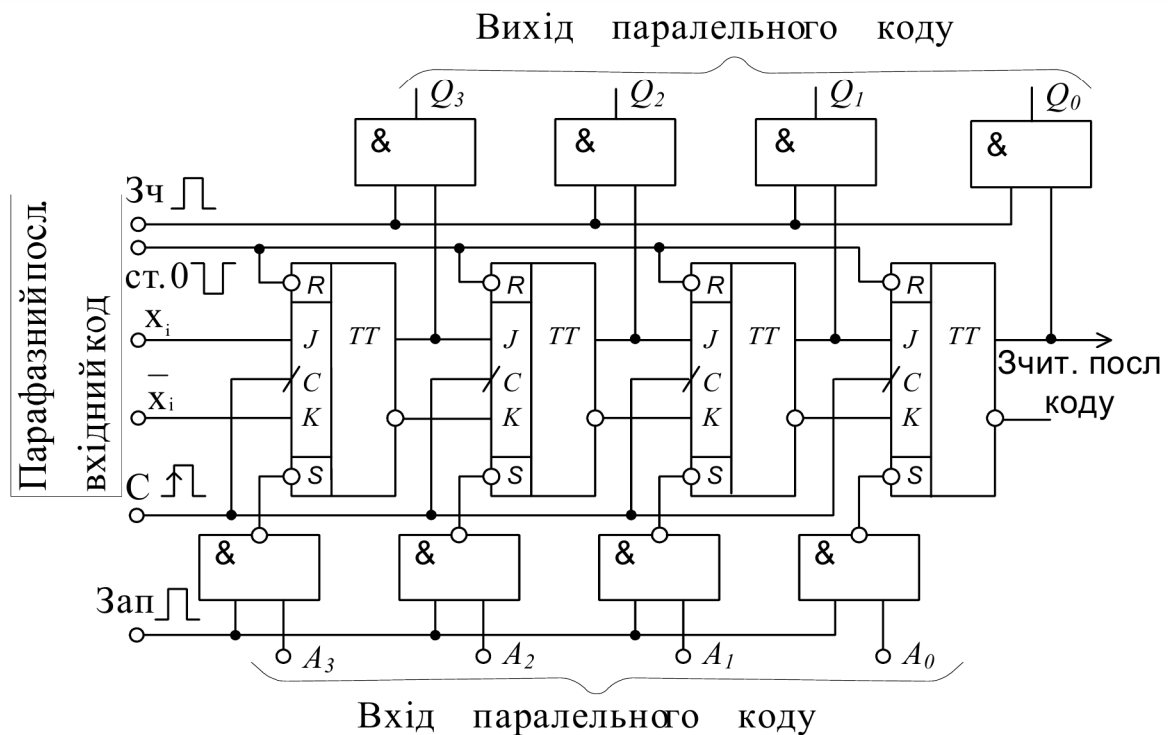


Рис. 30.4

Зсувні реєстри можуть бути реверсивними, тобто виконувати зсув як вправо так і вліво. Напрямок зсуву визначається значенням керуючого сигналу  $V$ . Реверсивний реєстр можна одержати, якщо в схемі послідовно-паралельного реєстра (рис. 30.5) замість зовнішнього сигналу  $i$ -го входу  $A_i$  підключити інверсний вихід наступного  $(i+1)$ -го розряду (як показано пунктиром для  $m-2$  розряду). Зсув вправо

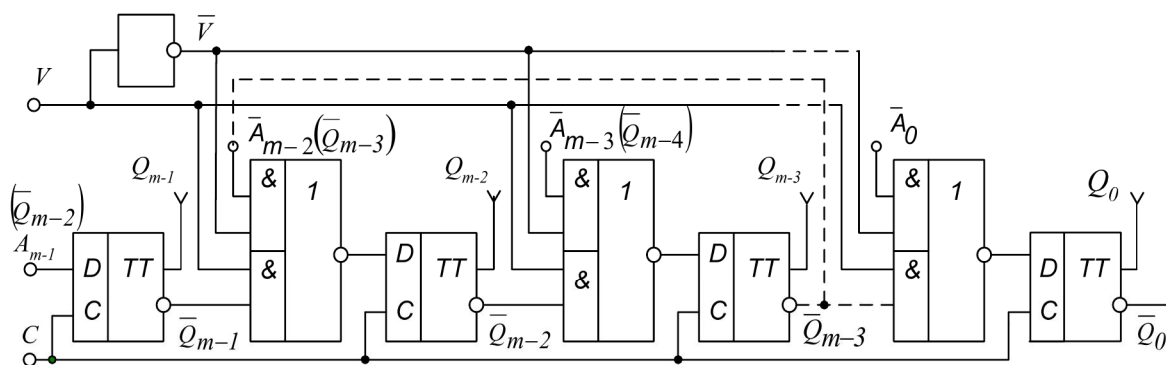


Рис. 30.5

виконується при значенні сигналу  $V=1$ , зсув вліво - при  $V = 0$ . Зсув числа вліво або вправо на один розряд відповідає його множенню або діленню на два. Тому регістри зсуву використовуються для

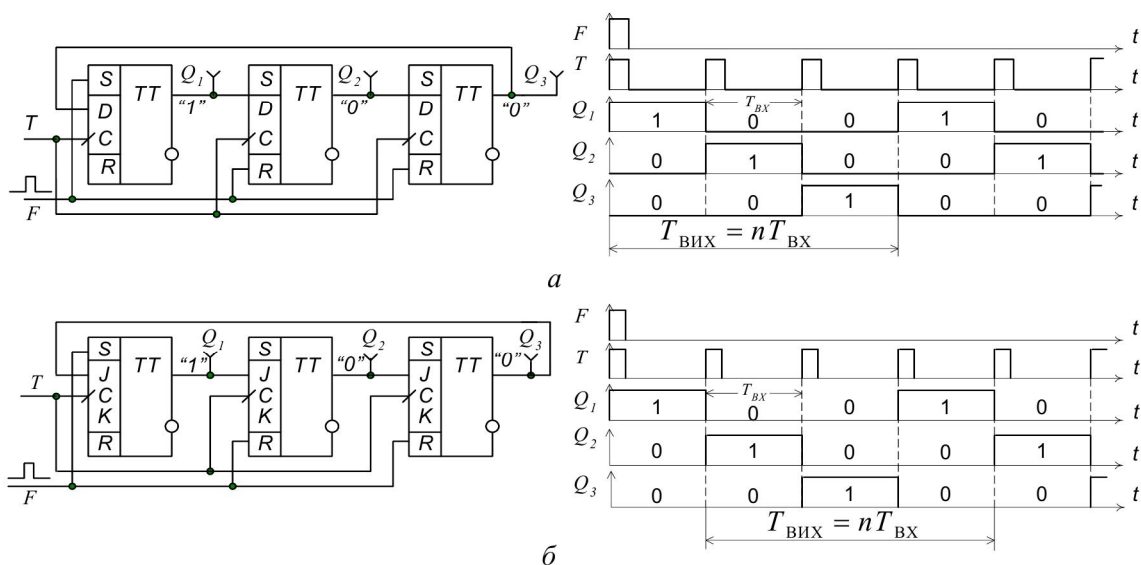


Рис. 30.6

побудови множників і дільників.

Послідовні регістри зі зворотними зв'язками. При введенні зворотних зв'язків у зсувний регістр останній перетворюється в замкнуте кільце, в якому під впливом тактових імпульсів (ТІ) переміщується введена в регістр інформація. Такі регістри називають кільцевими. Схеми кільцевих регістрів, побудованих на  $D$ - і  $JK$ -тригерах, та їх часові діаграми зображені на рис. 30.6. У цих регістрах кодова одиниця, введена в перший тригер по входу  $F$ , переміщується по кільцю

протягом усього часу існування послідовності тактових імпульсів, що подаються на входи С усіх тригерів лічильника. На виході кожного тригера імпульси з тривалістю, що дорівнює періоду тактових імпульсів  $T_{вх}$ , будуть з'являтися з періодом  $T_{вих} = nT_{вх}$ . Ця властивість кільцевого регістра використовується при побудові розподільників імпульсів та дільників частоти. При використанні кільцевого регістра в якості дільника, необхідно знімати сигнал з виходу будь-якого одного тригера. Коефіцієнти ділення дорівнюють кількості розрядів (тригерів) регістра, тобто  $K_{дїл} = n$ . Недоліком дільників на кільцевих регістрах є потреба великої кількості тригерів при великих коефіцієнтах ділення. Усувається цей недолік у регістрах з перехресними зворотними зв'язками (лічильниках Джонсона).

Лічильник Джонсона (рис. 30.7, а) має коефіцієнт ділення вдвічі

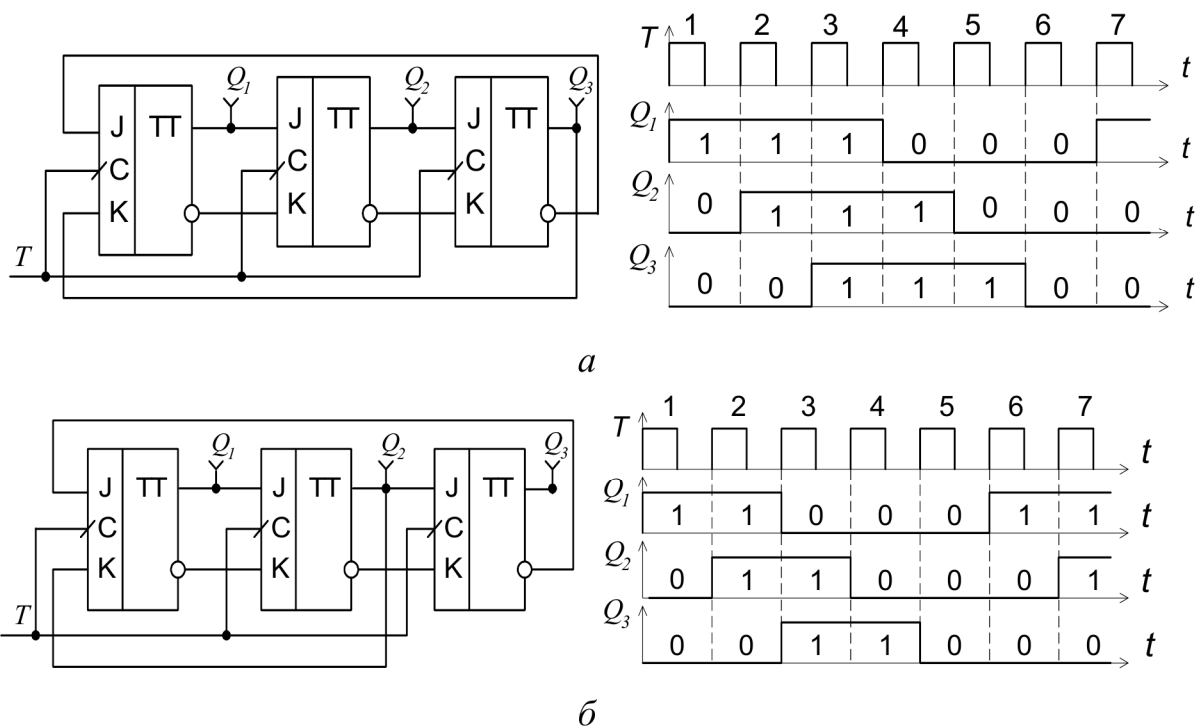


Рис. 30.7

більший числа тригерів, що його складають. Особливість його роботи полягає в тому, що при ліченні спочатку від першого тригера до останнього поширюється "хвиля 1", а потім "хвиля 0". Якщо потрібен непарний коефіцієнт лічби  $K_{лч} = 2n - 1$ , то вхід  $J$  першого тригера з'єднується з інверсним виходом останнього тригера, а вхід  $K$  першого тригера - з прямим виходом  $Q_{n-1}$  передостаннього тригера. У кільцевих лічильниках можливі збої у вигляді появи зайвих одиниць (уявних "хвиль 1" чи "хвиль 0") або зникнення потрібних кодових одиниць. Для усунення збоїв вводиться логічний ланцюг у кільцевий

лічильник, що дозволяє перепис "1" з останнього тригера в перший тільки за умови, що усі інші тригери перебувають у стані "0".

Регістри серії К155. У серію К155 входить мікросхема К155ІР1- 4-х розрядний універсальний зсувний регістр (рис, 30.8, а), що має два входи синхронізації: С1 (тактові імпульси на вході С1 забезпечують зсув інформації, при цьому на вхід V2 треба подати логічний "0") і С2 (синхроімпульс, що надходить на С2, записує в розряди регістра логічні значення, які подані в цей момент на входи D1, D2, D3, D4, при цьому на вхід V2 треба подати логічну "1").

Вхід V1 служить для введення інформації до першого розряду регістра в режимі зсуву вправо. Стан тригерів регістра змінюється при дії негативного фронту 1/0 тактових імпульсів. Принцип роботи зсувного регістра К155ІР1 зображений на рис. 30,8, б у режимі запису паралельного коду 1101 і зсуву вправо. При використанні регістра К155ІР1 (рис. 30.8) у режимі зсуву вліво необхідно попарно з'єднати виводи 2 і 12, 3 і 11, 4 і 10. Послідовний код варто подавати на вивід 5 (D4),

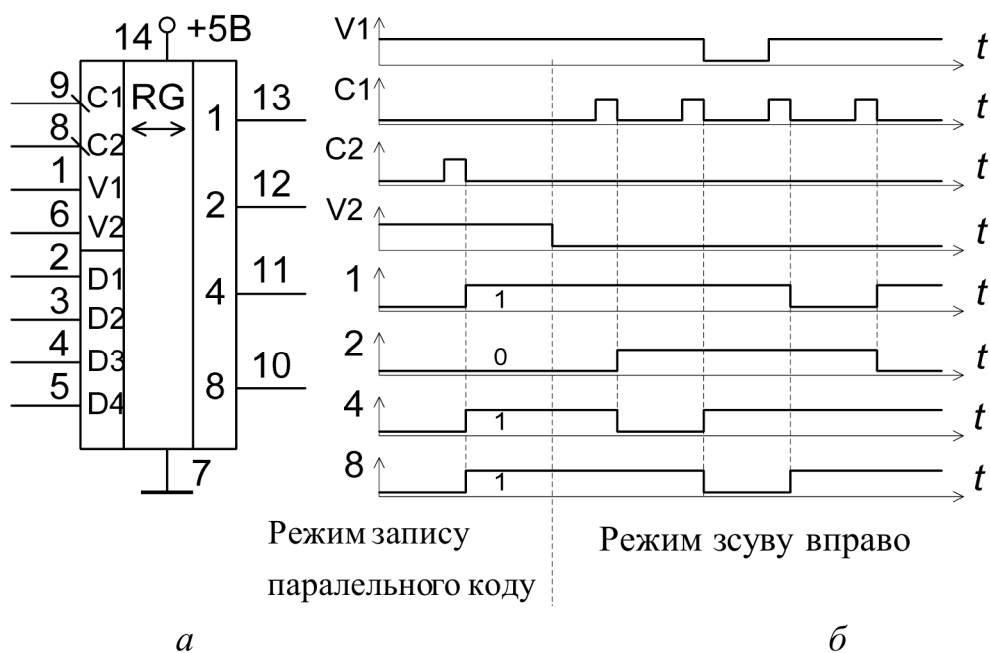


Рис. 30.8

а на вхід V2- логічну "1". При цьому тактові імпульси на вході С2 будуть зсувати інформацію вліво. Регістр К155ІР1 можна використати в багаторозрядних лічильних пристроях і в дільниках з коефіцієнтом лічби від 2 до 8.